

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-032058

(43)Date of publication of application : 31.01.2002

(51)Int.Cl.

G09G 3/30
G09G 3/20
// H05B 33/14

(21)Application number : 2000-217907

(71)Applicant : NEC CORP

(22)Date of filing : 18.07.2000

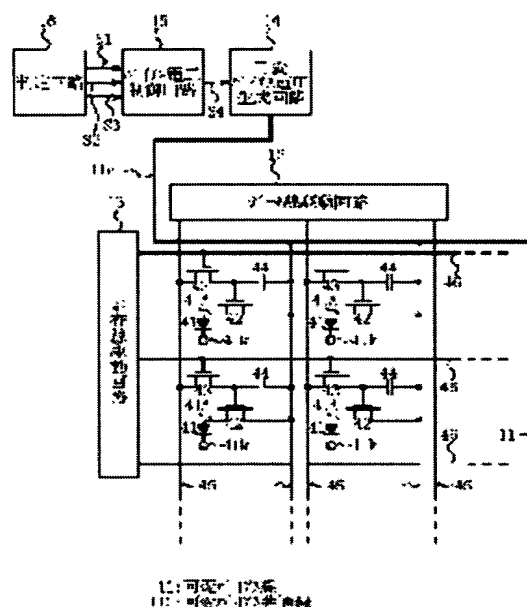
(72)Inventor : HASHIMOTO YOSHIHARU

(54) DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a display device capable of controlling brightness of pixels by controlling a bias voltage of a light emitting element composing a pixel and varying a current flowing through the light emitting element.

SOLUTION: EL elements 41 TFTs 42, 43, data lines 45, scanning lines 46, and variable bias lines 11 are arranged in a matrix form, and in response to discriminating information S1-S3 from a discrimination circuit 16, a bias voltage control circuit 15 outputs control information S4 to a variable bias voltage generating circuit 14. In response to the control information S4, the variable bias voltage generating circuit 14 controls the currents made to flow through the EL elements 41 via the variable bias lines 11, and the EL elements 41 emits light with brightness according to the current values.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-32058
(P2002-32058A)

(43) 公開日 平成14年1月31日 (2002.1.31)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード(参考)
G 0 9 G 3/30		G 0 9 G 3/30	K 3 K 0 0 7
3/20	6 1 1	3/20	6 1 1 A 5 C 0 8 0
	6 2 4		6 2 4 C
	6 4 1		6 4 1 T
	6 4 2		6 4 2 L
審査請求 未請求 請求項の数 7 O L (全 7 頁) 最終頁に続く			

(21) 出願番号 特願2000-217907(P2000-217907)

(22) 出願日 平成12年7月18日(2000.7.18)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 橋本 義春

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100082935

弁理士 京本 直樹 (外2名)

Fターム(参考) 3K007 AB02 AB04 AB05 BA06 DA01

DB03 EB00 GA00

5C080 AA06 BB05 CC03 DD01 DD26

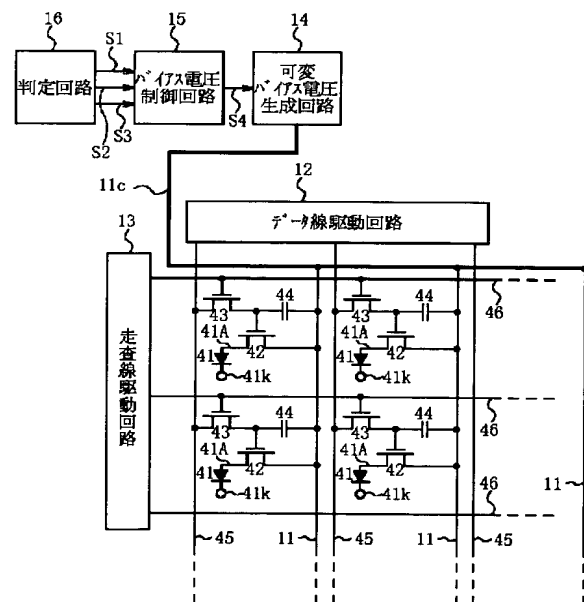
FF11 JJ02 JJ03

(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】画素を構成する発光素子のバイアス電圧を制御して、発光素子に流れる電流を変えることにより、画素の輝度を制御することが可能な表示装置を提供する。

【解決手段】EL素子41とTFT42、43とデータ線45と走査線46と可変バイアス線11とがマトリクス状に配置され、バイアス電圧制御回路15は、判定回路16からの判定情報S1～S3に応答して、可変バイアス電圧生成回路14に制御情報S4を出力する。可変バイアス電圧生成回路14は、制御情報S4に응答して、可変バイアス線11を介してEL素子41に流す電流を制御し、EL素子41は電流値に応じた輝度で発光する。



11: 可変バース線
11c: 可変バース共通線

【特許請求の範囲】

【請求項 1】 アクティブマトリクス型表示装置であって、発光素子と、走査線と、データ線と、トランジスタと、スイッチと、可変バイアス電圧を生成する可変バイアス電圧生成回路とを有し、

前記発光素子の一端が前記トランジスタのソースまたはドレインに接続され、前記トランジスタのソースまたはドレインの他方が、前記可変バイアス生成回路の出力端子に接続され、前記トランジスタのゲートが前記スイッチを介して前記データ線に接続され、

前記走査線を活性化することにより前記スイッチは導通し、前記データ線と前記スイッチを介して画像信号が前記トランジスタのゲートに印加され、前記可変バイアス電圧生成回路は、制御情報に応答して前記発光素子に流れる電流を所定値となるように、前記可変バイアス電圧を制御することを特徴とする表示装置。

【請求項 2】 前記トランジスタのゲートと、前記トランジスタのソースまたはドレインの他方との間に容量が接続されていることを特徴とする請求項 1 記載の表示装置。

【請求項 3】 前記発光素子は、EL（エレクトロルミネセンス）素子であることを特徴とする請求項 1 記載の表示装置。

【請求項 4】 前記データ線を介しての前記画像信号が一定期間以上入力しない場合、前記可変バイアス電圧生成回路は、前記出力電圧を低下するように制御されることを特徴とする請求項 1 記載の表示装置。

【請求項 5】 前記データ線を介して入力する前記画像信号の重要度が低いと判定された場合、前記可変バイアス電圧生成回路は、前記出力電圧を低下するように制御されることを特徴とする請求項 1 記載の表示装置。

【請求項 6】 アクティブマトリクス型表示装置であって、可変バイアス電圧生成回路と、マトリクス状に配列された発光素子と走査線とデータ線とトランジスタとスイッチとを有し、

前記発光素子の一端が前記トランジスタのソースまたはドレインに接続され、第 1 列乃至第 N（N は 2 以上の整数）に属する前記トランジスタのソースまたはドレインの他方が、それぞれ前記可変バイアス生成回路の第 1 の出力端子乃至第 N の出力端子に接続され、前記トランジスタのゲートが前記スイッチを介して前記データ線に接続され、

前記走査線を活性化することにより前記スイッチは導通し、前記データ線と前記スイッチを介して画像信号が前記トランジスタのゲートに印加され、前記可変バイアス電圧生成回路は、制御情報に応答して各列に属する前記発光素子に流れる電流をそれぞれの所定値となるように、前記可変バイアス生成回路の第 1 の出力端子乃至第 N の出力端子から出力される各可変バイアス電圧を独立して制御することを特徴とする表示装置。

【請求項 7】 前記 N を 3 とし、 $3m$ ($m=0, 1, 2, \dots$) + 1 列からなる第 1 列群に第 1 の色を発光する発光素子を、 $3m+2$ 列からなる第 2 列群に第 2 の色を発光する発光素子を、 $3(m+1)$ 列からなる第 3 列群に第 3 の色を発光する発光素子を、それぞれ配置することを特徴とする請求項 6 記載の表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、能動素子を有するアクティブマトリクス方式の表示装置に関し、特に有機 EL などの自発光型素子を有するアクティブマトリクス方式の表示装置に関する。

【0002】

【従来の技術】 最近 i モードの携帯電話機に代表されるように、携帯用情報端末が急速に普及しており、この携帯用情報端末の表示装置として従来、液晶表示装置が広く用いられている。

【0003】 液晶表示装置にバックライトを組み込んだ場合は、画面全体の輝度を上げるために消費電力が大きくなるという問題があり、日経エレクトロニクス 2000 年 3 月 13 日号 (No. 765) の 55 ページ～62 ページに、携帯用情報端末に適した表示装置として有機 EL を組み込んだ表示装置（以下有機 EL 表示装置と記す）が紹介されている。

【0004】 上記文献に記載されている主要な内容について、以下に説明する。

【0005】 電流を流すことにより発光する自発光型素子を用いた表示装置として、PDP（プラズマディスプレイ）や EL（エレクトロルミネセンス）表示装置が知られている。EL は無機 EL と有機 EL に分類され、さらに構造から単純マトリクス方式とアクティブマトリクス方式に分類される。

【0006】 図 3 に、単純マトリクス方式を用いた有機 EL 表示装置の概念的ブロック図を示す。

【0007】 単純マトリクス方式の有機 EL 表示装置は、図 3 に示すように EL 素子 31 と、EL 素子 31 のアノードとカソード間に接続された容量 32 と、アノードに接続されたデータ線 33 と、カソードに接続された走査線 34 とをマトリクス状に配置している。

【0008】 さらに、データ線駆動回路 35 と走査線駆動回路 36 とを有しており、データ線駆動回路 35 と走査線駆動回路 36 は、それぞれデータ線 33 と走査線 34 の中から 1 本ずつを活性化し、それぞれの線に接続している EL 素子 31 に対して、データ線 33 から走査線 34 に向かって電流を流し、EL 素子 31 を電流値に応じた輝度で発光させる。

【0009】 このように単純マトリクス方式の有機 EL 表示装置の構造は比較的単純で、製造コストを抑えやすいが、画素数を多くして高精細化するのが難しい。同方式では、走査線を 1 本ずつ選択し画素を発光させている

ため、各画素の発光時間は1フレーム期間の1/走査線数になる。この限られた時間で一定の輝度を保つためには、各画素に瞬間的に大電流を流す必要があり、累積発光時間が長くなるにつれて輝度が低下し、有機ELに対する大電流での駆動電流が発光材料の寿命を縮めるといふ基本的な問題が存在する。

【0010】次に図4に示すブロック図を参照して、従来のアクティブマトリクス方式の有機EL表示装置について説明する。

【0011】従来のアクティブマトリクス方式の有機EL表示装置は、図4に示すようにEL素子41と、EL素子41のアノードとバイアス線47間に接続されたTFT（薄膜トランジスタ）42と、TFT42のゲートとデータ線45間に接続されたTFT43と、TFT42のゲートとバイアス線47間に接続された容量44とをマトリクス状に配置している。

【0012】さらに、データ線駆動回路48と走査線駆動回路49とバイアス電圧源410とを有しており、走査線駆動回路49により走査線46が活性化されると、活性化された走査線46に接続しているTFT43は導通状態となり、データ線駆動回路48からデータ線45とTFT43を介して容量44に電流が流れ容量44が充電される。

【0013】これにより、TFT42のゲート電圧がしきい値よりも高くなるとTFT42が導通し、バイアス電圧源410からバイアス線47を介してEL素子41に電流が供給され、EL素子41は電流値に応じた輝度で発光する。

【0014】上記に説明したことからわかるように、アクティブマトリクス方式の有機EL表示装置は、単純マトリクス方式の有機EL表示装置の場合と異なり、走査線数を増やしてもフレーム期間と同じ発光時間を確保することができるという特徴がある。

【0015】ここで液晶を用いたアクティブマトリクス方式の液晶表示装置とアクティブマトリクス方式の有機EL表示装置とを比較すると、アクティブマトリクス方式の液晶表示装置の透過率（すなわち、アクティブマトリクス方式の有機EL表示装置の輝度に相当）は液晶に加える電圧に比例するが、アクティブマトリクス方式の有機EL表示装置の輝度は電流に比例し、バイアス電圧源410からバイアス線47に出力される電圧は通常一定の電圧に固定されている。

【0016】有機EL表示装置は電流駆動型の表示装置のため、アクティブマトリクス方式の液晶表示装置で使用しているような単純にオン/オフ動作するだけのTFTは使用できず、十分な電流が流せるだけのオン抵抗が小さいTFTが必要になる。

【0017】このようなTFTはもっとも一般的なアモルファスシリコンTFTの製造技術では実現しにくく、一部の高精細表示装置で使用されている低温ポリシリコ

ンTFTの製造プロセスを使用する必要がある。

【0018】低温ポリシリコンTFTはガラス基板上にTFTや駆動回路を形成することができ、一般に多階調表示する場合、走査線側のほぼ全回路とデータ線側の一部の回路（選択スイッチ）をガラス基板上に形成し、階調を制御するための複雑な回路は、単結晶基板上に形成した半導体集積回路で実現している。

【0019】フルカラー化する技術として、アクティブマトリクス方式の液晶表示装置では、赤、緑、青色のカラーフィルタを使用している。アクティブマトリクス方式の有機EL表示装置では、赤色、緑色、青色にそれぞれ発光する有機ELを配置してフルカラー化する方法が知られている。しかし、赤色に発光する有機ELの寿命が他の色の有機ELに比べ短いことや発光色が純粋な赤ではなくオレンジ色に近いなど問題も多い。また、赤色、緑色、青色を混色させて白色を生成し、液晶表示装置のようにカラーフィルタで赤色、緑色、青色にそれぞれ対応する画素を作る方法もある。

【0020】

【発明が解決しようとする課題】上述した従来のアクティブマトリクス方式の有機EL表示装置の輝度は、各画素を構成する有機ELに流す電流によって制御されるが、赤色、緑色、青色ごとに発光する有機ELの材料が異なり、各画素の輝度および寿命を等しくするように制御することは困難である。

【0021】また携帯電話機などの表示装置に使用される場合、特に消費電力を小さくすることが要求されるが、従来のアクティブマトリクス方式の有機EL表示装置では、表示内容が変更されない時間が所定時間を超えた場合、画素毎またはライン毎あるいはフレーム毎に輝度を下げたり、あるいは表示を明るくする必要がない画素またはラインあるいはフレームについては輝度を下げないように制御することになりがけないため消費電力を大幅に低減することが困難である。

【0022】このため本発明の目的は、画素を構成する発光素子のバイアス電圧を制御して発光素子に流れる電流を変え、発光素子の発光効率が累積発光時間の増大と共に低下し、発光素子が劣化した場合でも、色バランスを常に最適に補正することができる表示装置を提供することにある。

【0023】また表示内容が変更されない時間が所定時間を超えた場合、画素毎またはライン毎あるいはフレーム毎に輝度を下げたり、あるいは表示を明るくする必要がない画像を構成する画素またはラインあるいはフレームについては輝度を下げないように制御することにより、大幅に消費電力を低減することが可能な表示装置を提供することにある。

【0024】さらに強調すべき強調画像については、画素毎または画面を構成するライン毎、あるいはフレーム画面毎に、強調画像の輝度を上げ強調すべき画像である

ことが容易にわかるようにすることが可能な表示装置を提供することにある。

【0025】

【課題を解決するための手段】そのため、本発明による表示装置は、アクティブマトリクス型表示装置であって、発光素子と、走査線と、データ線と、トランジスタと、スイッチと、可変バイアス電圧を生成する可変バイアス電圧生成回路とを有し、前記発光素子の一端が前記トランジスタのソースまたはドレインに接続され、前記トランジスタのソースまたはドレインの他方が、前記可変バイアス生成回路の出力端子に接続され、前記トランジスタのゲートが前記スイッチを介して前記データ線に接続され、前記走査線を活性化することにより前記スイッチは導通し、前記データ線と前記スイッチを介して画像信号が前記トランジスタのゲートに印加され、前記可変バイアス電圧生成回路は、制御情報に応答して前記発光素子に流れる電流を所定値となるように、前記可変バイアス電圧を制御することの特徴としている。

【0026】

【発明の実施の形態】次に、本発明の表示装置の第1の実施の形態について図面を参照して説明する。

【0027】図1は、発明の表示装置の第1の実施の形態を示すブロック図であり、図4と共通の構成要素には共通の参照文字／数字を付してある。図1に示す表示装置は、アノード41Aと一定電圧にバイアスされたカソード41Kとを有するEL素子41と、EL素子41のアノードと可変バイアス線11間に接続されたTFT42と、TFT42のゲートとデータ線45間に接続されスイッチとして動作するTFT43と、TFT42のゲートと可変バイアス線11間に接続された容量44とをマトリクス状に配置している。

【0028】また発明の表示装置は、データ線45を駆動するデータ線駆動回路12と、走査線46を駆動する走査線駆動回路13と、可変バイアス線11を駆動する可変バイアス電圧生成回路14とを備えている。

【0029】さらに発明の表示装置は、判定回路16からの低消費電力モード情報S1、重要度判定情報S2、強調情報S3に응答して、可変バイアス電圧生成回路14に制御情報S4を出力するバイアス電圧制御回路15を備えている。

【0030】走査線駆動回路13により走査線46が活性化されると、活性化された走査線46に接続しているTFT43は導通状態となり、データ線駆動回路12からデータ線45とTFT43を介して容量44に電流が流れ容量44が充電される。

【0031】一方走査線駆動回路13により走査線46が非活性化されると、非活性化された走査線46に接続しているTFT43は非導通状態となり、容量44に充電された電荷は保持されTFT42のゲートに接続する容量44の端子電圧は一定となる。そして、この端子電

圧がTFT42のゲートにバイアスされ、TFT42のゲート電圧がしきい値よりも高くなるとTFT42が導通し、可変バイアス電圧生成回路14から可変バイアス線11を介してEL素子41に電流が供給され、EL素子41は電流値に応じた輝度で発光する。

【0032】EL素子に流れ込む電流 I_{el} は、TFT42のゲート電圧とソース・ドレイン間の電圧により定まるが、特許公報第2784615号または特開平11-231835号公報に記載されている技術を用いて、ゲートに印加するパルス幅を変えて多階調を実現する場合、TFT42のソース・ドレイン間電圧は高々0.1～0.2V程度となり、EL素子41のアノード41Aの電圧は、可変バイアス電圧生成回路14から出力される出力電圧 V_b からTFT42のソース・ドレイン間電圧(0.1～0.2V)を引いた値となる。従って、パルス幅変調方式により階調を制御する場合、電流 I_{el} は可変バイアス電圧生成回路14から出力される出力電圧 V_b により制御される。

【0033】言い換えるとパルス幅変調方式を用いた本発明の表示装置において、データ線45を介して入力する画像信号に対応する階調は、TFT42のゲートに印加されるパルス幅により制御され、階調の基準となる輝度については可変バイアス電圧生成回路14から出力される電圧 V_b により制御される。

【0034】携帯電話機などでは低消費電力が強く要求され、液晶表示装置を搭載した携帯電話機においては、何らかの入力ボタンを押すとバックライトが点灯する方式がある。すなわち、通常表示装置を見ながら作業する時はバックライトが明るく点灯し、しばらく入力しない状態が継続するとバックライトは消灯する。透過型液晶を用いた液晶表示装置では、明るい場所においてはバックライトを消灯しても液晶の表示が見えるが、暗い場所ではバックライトが点灯しないと表示が見えなくなる。しかしながら、バックライトを搭載した液晶表示装置においては、暗い場所で表示装置の画面を見ようとする場合、入力ボタンを押さえさえすればバックライトは自動的に点灯するので特に使用上問題はない。

【0035】本発明による表示装置を搭載した携帯電話機においては、最低限必要な情報である時刻や時計あるいは受信状態を表すアンテナマークなどは、常時表示装置の画面上に表示しておくが、その他の常時表示しない画像を構成する画素については、作業していないときは作業しているときに比べ、EL素子41に流れる電流 I_{el} を小さくして画面上の輝度を落とし、消費電力の低減を計っている。

【0036】上記の説明からわかるように、液晶表示装置では、バックライトの点灯及び消灯により画面全体の輝度を調整し低消費電力化を計っているが、本発明による表示装置では、画素を構成するEL素子毎、または画面を構成するライン毎、あるいはフレーム画面単位でE

Ｌ素子に流す電流を制御し、必要な輝度すなわち発光量に対応した電流を流すことにより、液晶表示装置よりも大幅に消費電力を低減することができる。

【0037】次に上記の場合について本発明の表示装置の動作を、図１を参照してより具体的に説明する。

【0038】判定回路１６は、入力ボタン（図示せず）を押してから時間をタイマーにより算出し、入力ボタンを押してから時間が設定時間を超えた場合に、低消費電力モード情報Ｓ１をバイアス電圧制御回路１５に出力する。

【0039】バイアス電圧制御回路１５は、低消費電力モード情報Ｓ１が入力されると、可変バイアス電圧生成回路１４から出力される出力電圧Ｖｂを低下させ、ＥＬ素子４１に流れる電流Ｉｅ１を小さくする。

【0040】これによって、入力ボタンを押してから時間が設定時間よりも長くなった場合に、画素毎に輝度を調整し、表示を明るくする必要がない画素については輝度を下げるように制御する。

【0041】また壁紙などの静止画像の場合は本質的に重要でない画像であるので、壁紙などの画像を構成する画素の輝度を常時大きくする必要がない。

【0042】図１を参照して、この場合の本発明による表示装置の動作について説明すると、判定回路１６は１画面分の画像データを入力し、画素毎の画素データについての重要度について判定する。そして判定結果である重要度判定情報Ｓ２をバイアス電圧制御回路１５に出力する。

【0043】例えば、背景画像を構成する画素データの場合は、重要度が低いとして判定され、重要度が低い重要度判定情報Ｓ２が判定回路１６から出力される。

【0044】バイアス電圧制御回路１５は、重要度判定情報Ｓ２が入力されると、可変バイアス電圧生成回路１４から出力される出力電圧Ｖｂを低下させ、ＥＬ素子４１に流れる電流Ｉｅ１を小さくする。こうして、重要度判定情報Ｓ２に基づきＥＬ素子４１に流れる電流Ｉｅ１を制御することにより、画素毎に制御することで輝度を調節する。

【0045】従って、重要度が低い画像の画素を構成するＥＬ素子に流れる電流が小さいので、本発明による表示装置は大幅に消費電力を低減することが可能である。

【0046】上記においては、表示する優先度が低い画素データの輝度を下げ消費電力を低減することに関して説明したが、逆に緊急情報など優先度が高い画像については、この画像を構成する画素データの輝度を上げて表示を強調する。

【0047】すなわちバイアス電圧制御回路１５は、判定回路１６からの強調情報Ｓ３が入力されると、可変バイアス電圧生成回路１４から出力される出力電圧Ｖｂを高くし、ＥＬ素子４１に流れる電流Ｉｅ１を大きくする。こうして、強調情報Ｓ３に基づきＥＬ素子４１に流

れる電流Ｉｅ１を制御することにより、画素毎または画面を構成するライン毎、あるいはフレーム画面毎に、強調する画像の輝度を上げ強調画像であることが容易にわかるようにすることが可能である。

【0048】次に、本発明の表示装置の第２の実施の形態について図面を参照して説明する。

【0049】図２は、発明の表示装置の第２の実施の形態を示すブロック図であり、図１と共通の構成要素には共通の参照文字／数字を付してある。

10 【0050】図１に示す表示装置を構成する可変バイアス線１１の共通配線である可変バイアス共通線１１Ｃは、可変バイアス電圧生成回路１４の出力端子に１本だけ接続しているのに対し、図２に示す表示装置を構成する複数の可変バイアス線２１、２２、２３～２Ｎは、可変バイアス電圧生成回路２１０の異なる出力端子にそれぞれ接続している点が異なっている。

【0051】このような構成を用いることにより、同時に一列ずつ独立にＥＬ素子に流す電流を制御することができるため、同時に一列ずつのＥＬ素子の輝度を独立に

20 【0052】一例として $N=3$ とし、左端の列に赤（Ｒ）を発光させるＥＬ素子を、その右隣に緑（Ｇ）を発光させるＥＬ素子を、さらにその右隣に青（Ｂ）を発光させるＥＬ素子を配列し、Ｒ、Ｇ、Ｂの列を単位として配列を繰り返して表示装置を構成した場合、Ｒ、Ｇ、Ｂを発光するＥＬ素子の発光効率が累積発光時間の増大と共に低下し、ＥＬ素子が劣化した場合でもＲ、Ｇ、ＢのＥＬ素子の輝度を独立に制御することが可能なので、色バランスを常時最適に補正することができる。

30 【0053】なお上記において画素の駆動方式としては、主として画素単位で駆動するものとして説明した。この場合上記に説明したように、可変バイアス電圧生成回路１４からの出力電圧Ｖｂを制御することにより、画素毎に輝度を調整することが可能であるが、ライン毎またはフレーム毎に駆動するようにしても良い。

【0054】この場合は、可変バイアス電圧生成回路１４からの出力電圧Ｖｂをライン毎またはフレーム毎に制御することにより、ライン毎またはフレーム毎に輝度を調整することが可能である。

40 【0055】また図１において、可変バイアス電圧生成回路１４とバイアス電圧制御回路１５と判定回路１６は、それぞれ別の回路ブロックとして説明したが、同一回路ブロックで可変バイアス電圧生成回路１４とバイアス電圧制御回路１５と判定回路１６の機能を実現しても良いし、可変バイアス電圧生成回路１４とバイアス電圧制御回路１５を一つの回路ブロックにするなど回路ブロックとしての分割方法は、種々考えられる。さらに、可変バイアス電圧生成回路１４とバイアス電圧制御回路１５と判定回路１６の機能をプログラムにより実現し、その処理結果をＤＡ変換器で電圧として取り出すような構

成であっても良い。

【0056】また発光素子としてEL素子を用いて説明したが、EL素子に限らず他の発光素子を用いても本発明の表示装置は同様に適用できる。

【0057】また図2において、同列に属するTFT42のソースまたはドレインを共通の変調バイアス線21に接続したが、変調バイアス線21の接続方法を変更し、同行に属するTFT42のソースまたはドレインを共通の変調バイアス線21に接続するようにしても同様な効果が得られる。

【0058】

【発明の効果】以上説明したように、本発明による表示装置は、表示内容が変更されない時間が所定時間を超えた場合、画素毎またはライン毎あるいはフレーム毎に輝度を低下させ、また表示を明るくする必要がない画素またはラインあるいはフレームについては輝度を下げるように制御することにより、大幅に消費電力を低減することができる。

【0059】また、重要度が低い画像の画素を構成するEL素子に流れる電流を低減することにより、大幅に消費電力を低減することが可能である。

【0060】さらに強調情報に基づきEL素子に流れる電流を制御することにより、画素毎または画面毎に、強調する画像の輝度を上げ強調すべき画像であることが容易にわかるようにすることが可能である。

【0061】また、画素を構成する発光素子のバイアス電圧を制御して発光素子に流れる電流を変え、発光素子

の発光効率が累積発光時間の増大と共に低下し、発光素子が劣化した場合でも、色バランスを常に最適に補正することができる表示装置を提供することにある。

【図面の簡単な説明】

【図1】本発明の表示装置の第1の実施の形態を示すブロック図である。

【図2】本発明の表示装置の第2の実施の形態を示すブロック図である。

【図3】従来の単純マトリクス型有機EL表示装置を示すブロック図である。

【図4】従来のアクティブマトリクス型有機EL表示装置を示すブロック図である。

【符号の説明】

11, 21, 22, 23 変調バイアス線

11C 変調バイアス共通線

12, 35, 48 データ線駆動回路

13, 36, 49 走査線駆動回路

14, 210 変調バイアス電圧生成回路

15, 220 バイアス電圧制御回路

16 判定回路

31, 41 EL素子

32, 44 容量

33, 45 データ線

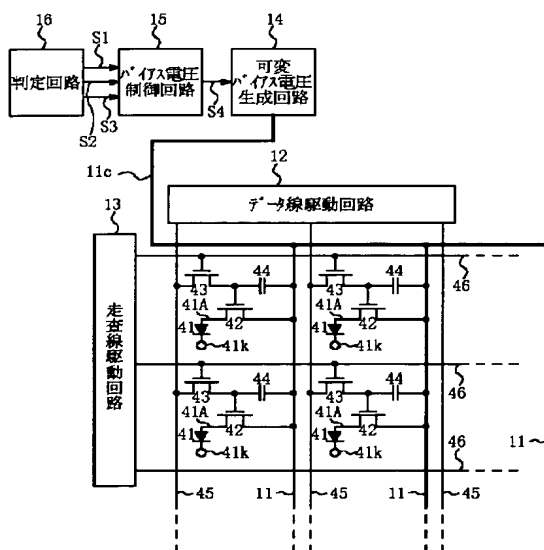
34, 46 走査線

42, 43 TFT

47 バイアス線

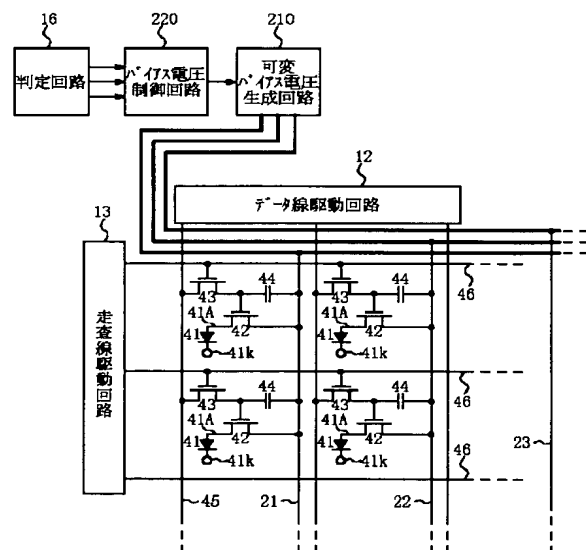
410 バイアス電圧源

【図1】



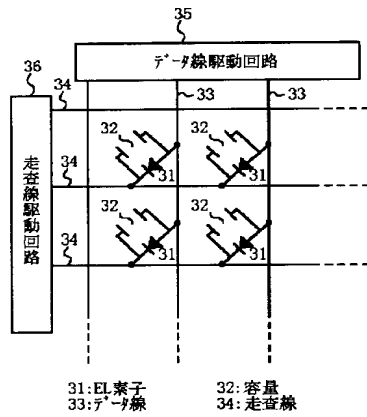
11: 変調バイアス線
11C: 変調バイアス共通線

【図2】

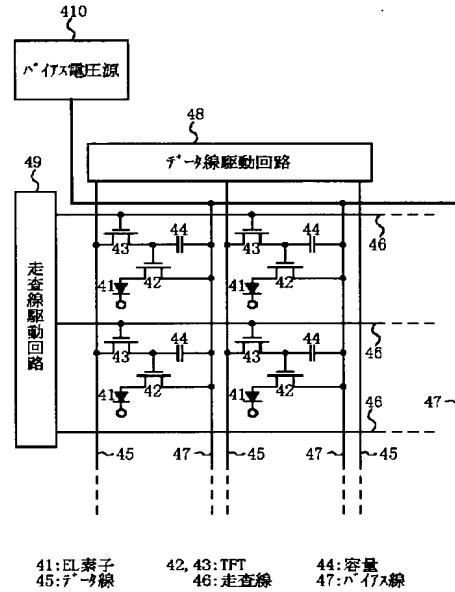


21: 変調バイアス線

【図 3】



【図 4】



フロントページの続き

(51) Int. Cl.⁷

// H05B 33/14

識別記号

F I

H05B 33/14

テーマコード(参考)

A